

UNIVERSITÀ DEGLI STUDI DI FIRENZE
CORSO DI LAUREA IN INFORMATICA
Corso di Architettura degli Elaboratori
Compito del 11/07/2019

Esercizio 1

Per potenziare il sistema di monitoraggio dell'infrastruttura ferroviaria, il gestore della rete ferroviaria Italiana vuole implementare un meccanismo per la segnalazione automatica di problemi sulla base dei feedback utente e dei ritardi rilevati.

Sulla base dei valori di questi due feed che vengono messi a disposizione dalla piattaforma, ovvero:

- USR – Soddisfazione dei clienti, che può essere Negativa (N), Bassa (B), Soddisfacente (S),
- e RIT – Ritardi treni, ovvero Puntuale (P) o Ritardo (R),

Il segnalatore deve fornire in uscita un valore booleano SI/NO che restituisce SI quando il comportamento dei treni sulla rete non è accettabile, ovvero si rilevano comportamenti non congrui alle attese. Nello specifico, *tale controllore deve restituire SI se e solo se si verifica **almeno una** delle seguenti condizioni:*

- il sensore RIT segnala un Ritardo R
- Se per 2 input consecutivi, il sensore USR segnala soddisfazione Negativa N.

Nello stato iniziale, il controllore deve restituire NO.

Si richiede di:

1. Disegnare l'automa di **Moore** che modella il sistema, riportando la tabella delle transizioni
2. Verificare mediante la tabella delle implicazioni che l'automa sia minimo, in caso contrario disegnare la macchina minima risultante.
3. Trasformare l'automa di Moore di cui al punto (2) nell'automa di Mealy equivalente.

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Soluzione (Nuovo)

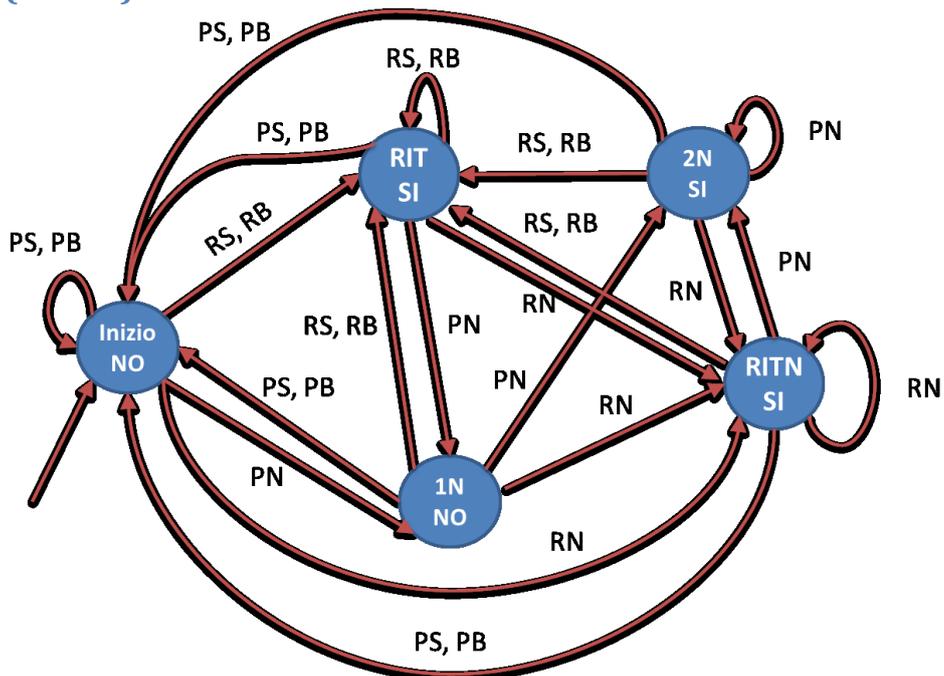


Tabella delle Transizioni:

	Output	PS, PB	PN	RS, RB	RN
Inizio	NO	Inizio	1N	RIT	RITN
RIT	SI	Inizio	1N	RIT	RITN
1N	NO	Inizio	2N	RIT	RITN
2N	SI	Inizio	2N	RIT	RITN
RITN	SI	Inizio	2N	RIT	RITN

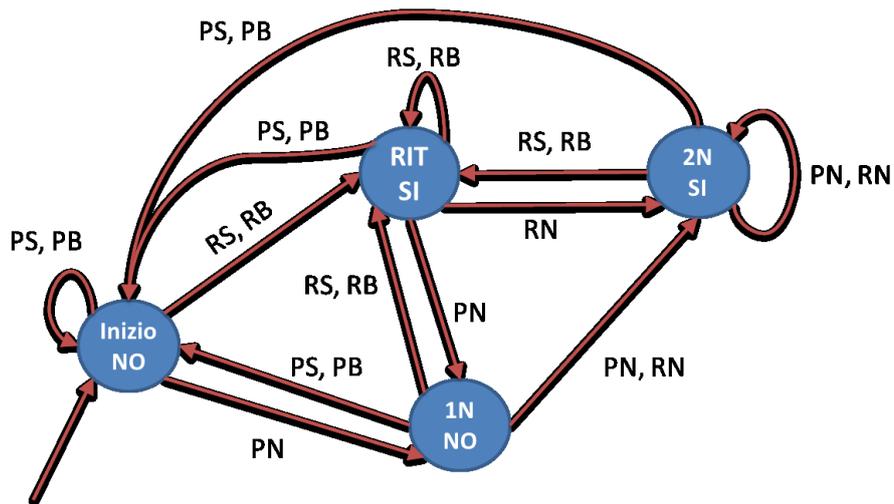
Gli stati 2N e RITN sono indistinguibili. Eccetto questa coppia, l'automata risulta minimo, in quanto dalla tabella delle implicazioni si verifica che tutti gli stati con stesso output sono distinguibili se e solo se 1N e 2N lo sono. Dalla tabella si vede che 1N e 2N hanno output diversi, il che porta le coppie di stati con dipendenza (1N, 2N) ad essere distinguibili.

Si ottiene il seguente automa minimo:

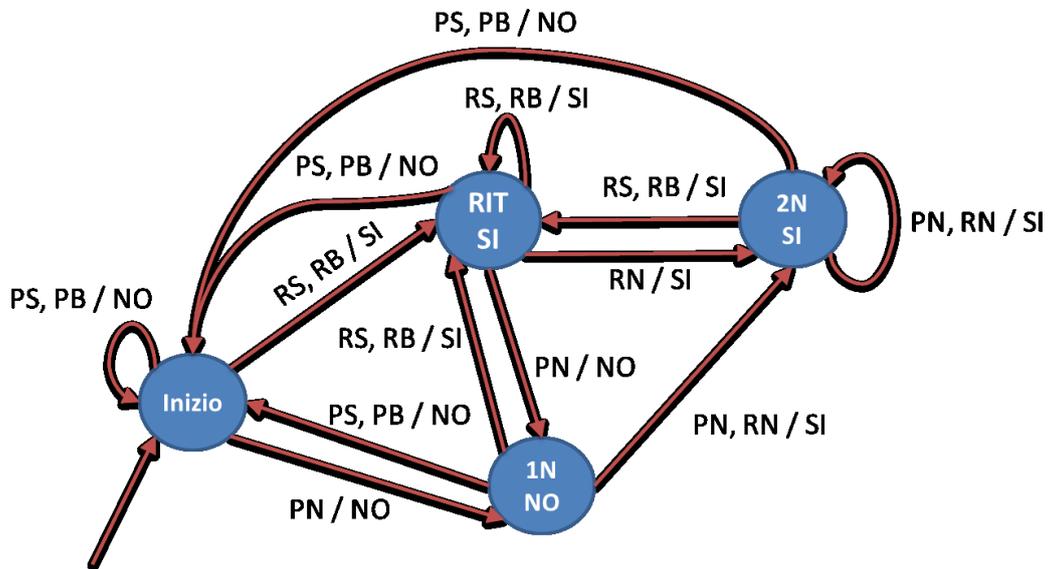
	Output	PS, PB	PN	RS, RB	RN
Inizio	NO	Inizio	1N	RIT	2N
RIT	SI	Inizio	1N	RIT	2N
1N	NO	Inizio	2N	RIT	2N
2N	SI	Inizio	2N	RIT	2N

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.



L'equivalente Mealy dell'automa di cui sopra si ottiene togliendo l'output dagli stati e mettendolo sulle transizioni, secondo la regola "la transizione prende l'output dello stato destinazione".



Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Esercizio 2

Sia data la funzione logica

$$Y_3, Y_2, Y_1, Y_0 = S5(x_3, x_2, x_1, x_0)$$

che, prendendo un numero naturale $0 \leq n \leq 10$ codificato in codifica naturale su 4 bit, restituisce il risultato dell'operazione $n + 5$. Ad esempio:

$$n = 9 (x_3x_2x_1x_0 = 1001_2), \quad S5(n) = S5(9) = 9 + 5 = 14 (Y_3Y_2Y_1Y_0 = 1110_2)$$

Dato che la funzione non è definita per $n = \{11, 12, 13, 14, 15\}$, si considerino dei valori don't care (X) per la codifica dell'output di S5 in corrispondenza di questi input, ovvero

$$S5(11) = S5(12) = S5(13) = S5(14) = S5(15) = XXXX$$

Si richiede di:

1. Riportare la tabella di verità per ciascuno dei 4 bit $Y_3Y_2Y_1Y_0$ della codifica S5 a fronte di tutti i possibili input codificabili su 4 bit $x_3x_2x_1x_0$.
2. Trovare la forma SoP minima per ciascuno dei 4 bit di output Y_3, Y_2, Y_1, Y_0 utilizzando le mappe di Karnaugh.
3. Si considerino le 4 funzioni SoP minime che descrivono i bit di output Y_3, Y_2, Y_1, Y_0 . E' possibile realizzare queste funzione logica utilizzando solo porte NAND? Perché?

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Soluzione (Da 2017-02-24)

Punto 1

Codifico x con 4 bit, nell'ordine x_3, x_2, x_1, x_0 .

x	x_3	x_2	x_1	x_0	y_3	y_2	y_1	y_0
0	0	0	0	0	0	1	0	1
1	0	0	0	1	0	1	1	0
2	0	0	1	0	0	1	1	1
3	0	0	1	1	1	0	0	0
4	0	1	0	0	1	0	0	1
5	0	1	0	1	1	0	1	0
6	0	1	1	0	1	0	1	1
7	0	1	1	1	1	1	0	0
8	1	0	0	0	1	1	0	1
9	1	0	0	1	1	1	1	0
10	1	0	1	0	1	1	1	1
11	1	0	1	1	X	X	X	X
12	1	1	0	0	X	X	X	X
13	1	1	0	1	X	X	X	X
14	1	1	1	0	X	X	X	X
15	1	1	1	1	X	X	X	X

Punto 2

Riempio le mappe di Karnaugh seguenti:

y_3		x_1, x_0			
		00	01	11	10
x_3, x_2	00	0	0	1	0
	01	1	1	1	1
	11	X	X	X	X
	10	1	1	X	1

$$y_3 = x_2 + x_3 + x_1x_0$$

y_2		x_1, x_0			
		00	01	11	10
x_3, x_2	00	1	1	0	1
	01	0	0	1	0
	11	X	X	X	X
	10	1	1	X	1

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

$$y_2 = x_2'x_0' + x_2'x_1' + x_2x_1x_0$$

y_1		x_1, x_0			
		00	01	11	10
x_3, x_2	00	0	1	0	1
	01	0	1	0	1
	11	X	X	X	X
	10	0	1	0	1

$$y_1 = x_1'x_0 + x_1x_0'$$

y_0		x_1, x_0			
		00	01	11	10
x_3, x_2	00	1	0	0	1
	01	1	0	0	1
	11	X	X	X	X
	10	1	0	X	1

$$y_0 = x_0'$$

Punto 3

Tutte le funzioni logiche di questo esercizio possono essere realizzate con porte NAND. Questo perchè la porta NAND, assieme alla NOR ad al 2:1 MUX, è considerata una porta logica universale. Una porta logica universale è in grado di simulare un insieme funzionalmente completo di porte logiche (es. {NOT, AND, OR}) semplicemente combinando più istanze della stessa porte logica.

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Esercizio 3

Si consideri un latch SR asincrono.

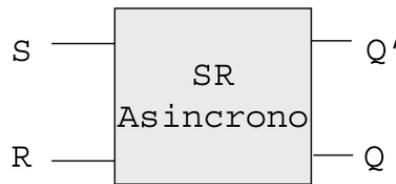
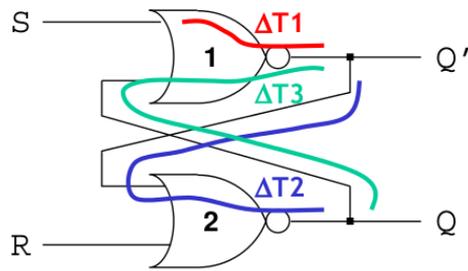
- 1) Disegnare il circuito logico corrispondente, e la tabella delle transizioni, spiegandone eventualmente il comportamento (max 4-5 righe).
- 2) Elencare eventuali configurazioni di input non ammissibili, spiegando dettagliatamente le motivazioni che le rendono tali.
- 3) Ci sono delle porte logiche simili ai tipi SR che considerano come ammissibili tali combinazioni di input? Se sì, quale categoria di porte logiche sono, e come trattano tali configurazioni non ammissibili nelle porte SR?

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Soluzione (Parziale da 19/9/2016)

1) Circuito e tabella delle transizioni



S	R	Q*
0	0	Q
0	1	0
1	0	1
1	1	-

2) Se $S=R=1$, gli elementi SR, che sanno fare Set o Reset, non riescono ad identificare chi tra S o R cambia per primo, quindi il bistabile non sa decidere se viene fatto un set o un reset. Il bistabile asincrono ritorna quindi in modo imprevedibile allo stato $Q=0, Q'=1$ oppure allo stato $Q=1, Q'=0$. Questa condizione è chiamata *race condition* (corsa critica) o transizione non deterministica

3) Gli elementi JK. In corrispondenza dell'input 11, viene negato l'output.

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Esercizio 4

Siano dati i due numeri A e B, espressi in complemento a due su 8 bit:

A	0	1	1	1	0	1	0	1
B	1	0	1	0	0	1	0	1

- 1) Si decodifichino le due stringhe, ricavando il valore di A e B in decimale.
- 2) Si esegua l'operazione B+A **in complemento a due** e si verifichi il risultato ottenuto. Indicare eventuale overflow.
- 3) Si esegua l'operazione B-A **in complemento a due** e si verifichi il risultato ottenuto. Indicare eventuale overflow.

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Soluzione

1)

$$A = (01110101)_{2,C2} = (2^0 + 2^2 + 2^4 + 2^5 + 2^6) = (1 + 4 + 16 + 32 + 64) = 117_{10}$$

$$B = (10100101)_{2,C2} - (01011011)_2 = -(2^0 + 2^1 + 2^3 + 2^4 + 2^5 + 2^6) \\ = -(1 + 2 + 8 + 16 + 64) = -91_{10}$$

2)

$$\begin{array}{r} 10100101 + \\ 01110101 = \\ \hline 1\ 00011010 \end{array} \quad \begin{array}{l} \text{(non si ha overflow-> riporti generati in posizione n ed n-1 uguali)} \\ \\ (00011010)_{2,C2} = 2^1 + 2^3 + 2^4 = 2 + 8 + 16 = 26 \end{array}$$

3) Per fare B-A si fa in realtà B+(-A), ovvero prima si complementa A e poi si sommano

$$-A = 10001011$$

$$\begin{array}{r} 10100101 + \\ 10001011 = \\ \hline 1\ 00110000 \end{array} \quad \begin{array}{l} \text{(si ha overflow-> riporti generati in posizione n ed n-1 diversi)} \\ \\ (00110000)_{2,C2} = 2^5 + 2^6 = 96 \\ \text{Risultato non corretto, B-A = -208} \end{array}$$

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Esercizio 5

Si considerino due processori, M_1 e M_2 , dello stesso set di istruzioni, composto dalle quattro diverse classi di istruzioni A, B, C e D:

Implementazione	Frequenza in MHz	CPI per la classe			
		A	B	C	D
M1	4000	5	3	2	4
M2	3000	4	2	2	6

- Si consideri una porzione di codice contenente 10 milioni di istruzioni di classe D. Quanto tempo è necessario per la sua esecuzione su ciascuna delle due macchine?
- Si consideri il numero di istruzioni di un dato programma distribuito nel seguente modo: 0.1 % della classe A, 0.5% della classe B, 0.2% della classe C e 0.2% della classe D. Quale delle due macchine è più veloce, e di quanto?

Si ricorda che:

- soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- NON si può usare la calcolatrice;
- Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

Soluzione

a)

$$Cicli_{M1} = 4 \times 10 \times 10^6 = 4 \cdot 10^7$$

$$T_{M1} = \frac{Cicli_{M1}}{F_{M1}} = \frac{4 \cdot 10^7}{400 \cdot 10^7} = \frac{1}{100} \text{ sec} = 0,01 \text{ sec}$$

$$Cicli_{M2} = 6 \cdot 10 \times 10^6 = 60 \cdot 10^6$$

$$T_{M2} = \frac{Cicli_{M2}}{F_{M2}} = \frac{6 \cdot 10^7}{300 \cdot 10^7} = \frac{2}{100} = 0,02 \text{ sec}$$

b)

$$CPI_{M1}^{medio} = 0.1 * 5 + 0.5 * 3 + 0.2 * 2 + 0.2 * 4 = 3,2$$

$$MIPS_{M1} = \frac{F_{M1}}{CPI_{M1}^{medio}} = \frac{4000}{3,2} \cdot 10^6 = 1250 \text{ MIPS}$$

$$CPI_{M2}^{medio} = 0.1 * 4 + 0.5 * 2 + 0.2 * 2 + 0.2 * 6 = 3,0$$

$$MIPS_{M2} = \frac{F_{M2}}{CPI_{M2}^{medio}} = \frac{3000}{3} \cdot 10^6 = 1000 \text{ MIPS}$$

La macchina M1 è più veloce di $1250/1000 = 1,25$ volte rispetto alla macchina M2.

Si ricorda che:

- 1) soluzioni E procedimenti devono essere scritti A PENNA (eventuali scritte a lapis non verranno considerate);
- 2) soluzioni E procedimenti devono essere scritti SOLO sui fogli forniti (non sono accettati fogli aggiuntivi);
- 3) è necessario riportare nome, cognome e matricola SU OGNI FOGLIO;
- 4) NON si può usare la calcolatrice;
- 5) Un risultato esatto ma senza procedimento di calcolo sarà considerato non completamente corretto.

